

**SISTEMAS DIGITAIS**

**FOLHA 7 - SIMULAÇÃO DE UM CONTADOR COM O PROGRAMA DIGITAL SIMULATOR V1.1**

**1 Objectivo**

Preferiu-se neste trabalho *simular* o funcionamento de um contador que conte impulsos em binário natural módulo 4, isto é conte 0, 1, 2, 3, 0, 1, 2, etc. O circuito deve ser realizado com *flip-flops* do tipo *J-K*. (Note que este é o enunciado do Problema 1 da Folha 6.)

**2 Síntese do Circuito**

O primeiro passo na síntese de um circuito *sequencial* é a realização de um *diagrama de estados*. No caso particular deste circuito, o diagrama de estados é apresentado na Figura 1.

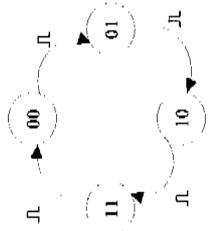


Figura 1: Diagrama de estados do contador

O diagrama de estados diz basicamente que sempre que houver (mais) um impulso o contador deve contar mais um e passar ao estado seguinte.

Com base no diagrama de estados, pode-se construir uma *tabela de estados* que se apresenta a seguir:

Estado Presente (n)		Estado seguinte (n+1)	
Q1	Q0	Q1	Q0
0	0	0	1
0	1	1	0
1	0	1	1
1	1	0	0

Tabela 1: Tabela de Estados

**Folha 7 - Simulação de um contador com o programa DIGITAL SIMULATOR**

Como há quatro estados, são necessários  $\log_2(4) = 2$  flip-flops. As variáveis Q1 e Q0 representam as saídas dos dois flip-flops que vão ser necessários. Arbitrariamente chamou-se aos flip-flops, *flip-flop 0* e *flip-flop 1* para se poderem distinguir. (Também se podia chamar flip-flop A e B, por exemplo).

Neste trabalho pode-se para realizar o circuito utilizando flip-flops do tipo J-K. Por essa razão, vai ser necessário saber a *tabela de excitação* deste flip-flop (que diz basicamente o que é preciso pôr nas entradas J e K do flip-flop para que a saída Q assumia um determinado estado).

A tabela de excitação do flip-flop J-K apresenta-se na Tabela 2:

estado Presente		estado seguinte		estado Presente	
Qn	Qn+1	Jn	Kn	Qn	Qn
0	0	0	X	0	X
0	1	1	1	1	X
1	0	0	0	X	1
1	1	1	1	X	0

Tabela 2: Tabela de excitação do flip-flop J-K

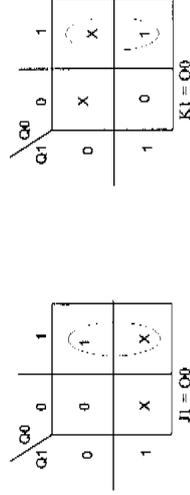
Combinando a Tabela 1 e a Tabela 2, e agora fácil saber o que é necessário colocar nas entradas dos flip-flops 1 e 2 para que eles mudem para o estado seguinte desejado. O resultado apresenta-se na Tabela 3:

estado presente (n)		estado seguinte (n+1)		estado presente (n)	
Q1	Q0	Q1	Q0	J1	K1
0	0	0	1	0	X
0	1	1	0	1	X
1	0	1	1	X	0
1	1	0	0	X	1

Tabela 3: Tabela de estados completada com o auxílio da Tabela de excitação

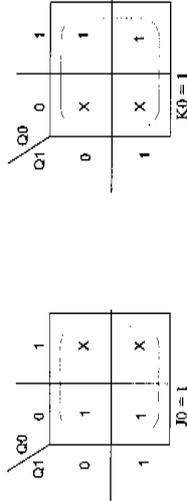
Com o auxílio de *mapas de karnaugh*, é agora possível encontrar equações lógicas que relacionam as entradas dos flip-flops em função das saídas.

Para as entradas J e K do flip-flop 1, os mapas de karnaugh são



Folha 7 - Simulação de um contador com o programa DIGITAL SIMULATOR

e para o flip-flop 0, os mapas são



Assim, as quatro equações lógicas a realizar são

- J1 = Q0
- K1 = Q0
- J0 = 1
- K0 = 1

3 Realização

O primeiro passo é arrancar o simulador com Start -> Digital Simulator 1.1 -> Digital Simulator 1.1. Deve aparecer uma janela como se vê na Figura 2:

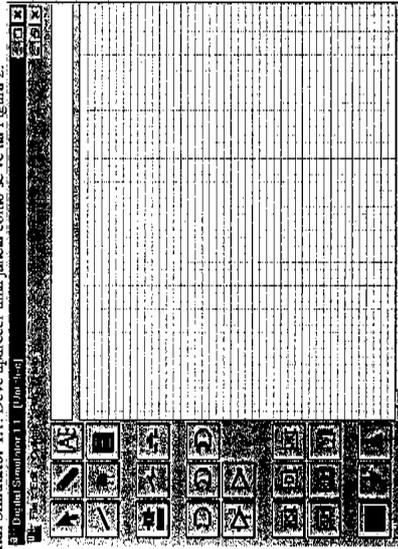


Figura 2. A janela de entrada esquemática do simulador

Folha 7 - Simulação de um contador com o programa DIGITAL SIMULATOR

O passo seguinte é colocar os flip-flops J-K no desenho. Para isso seleccione o flip-flop J-K e clique (com o botão esquerdo do rato) duas vezes no desenho.

Coloque um também um interruptor de pressão e ainda 2 LEDs

A janela deverá parecer-se com a Figura 3:

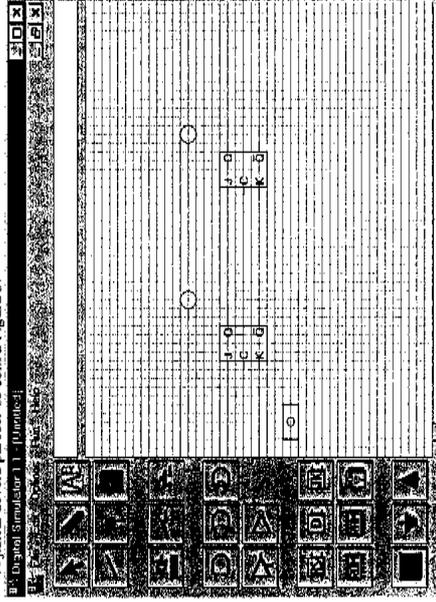


Figura 3. Janela com os dois flip-flops J-K posicionados

O passo seguinte é fazer as ligações correspondentes às equações lógicas que foram encontradas acima. Para isso utiliza-se o fio. Dois fios que terminam no mesmo ponto estão ligados entre si. Dois fios que se cruzam não estão ligados entre si.

Depois de feitas as ligações (e postos alguns comentários com a figura tem o aspecto seguinte:

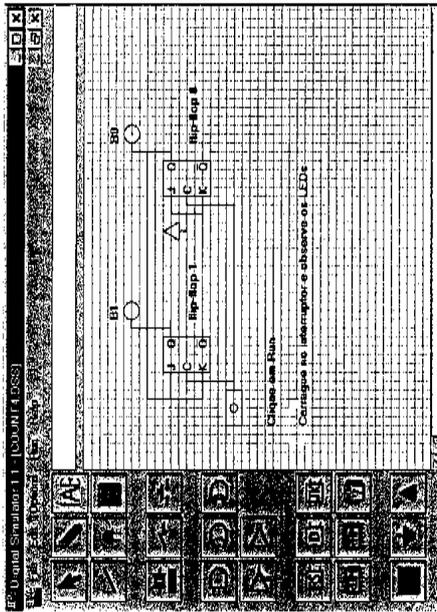


Figure 4: O diagrama esquemático completo.

Agora para correr a simulação faça **Run** -> **Start** e clique no interruptor de pressão. Cada vez que carrega, o contador conta mais um impulso!

Para tornar a simulação mais interessante, substitua o interruptor pelo gerador de impulsos 

Observe a evolução no tempo utilizando o analisador lógico. Para isso introduza três pontas de prova  , ligue-as às saídas CLOCK, Q0 e Q1 dos flip-flops como se vê na Figura 5:

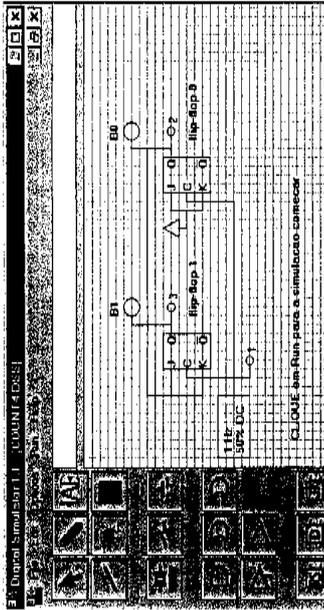


Figure 5: Esquema com relógio e pontas de prova

Finalmente, abra a janela do analisador **Run** -> **Load Logic Analyzer**, e observe as saídas do contador a variar no tempo como se mostra na Figura 6:

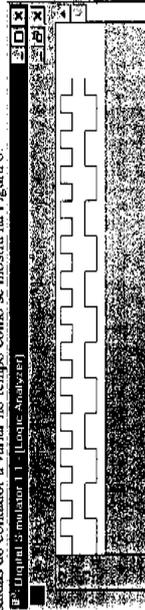


Figure 6: Analizador lógico mostrando os sinais digitais a variar no tempo

#### 4 Conclusão

Espero que se tenha divertido e ao mesmo tempo aprendido como se faz um circuito sequencial. O programa utilizado é de distribuição livre (<http://web.mit.edu/ra6s/html> ou <http://diana.ucc.hull.ac.uk/pt/SD/>). Leve-o para casa e experimente com outros circuitos!