

SED: Sistemas digitais - test 1 - 18 de Maio 94

1 Códigos e representações de números

1A

Se sobre o background do nome complemento a 2 (C2):

Assuma uma fracção de  $n$  bits  $X = x_{n-1}x_{n-2} \dots x_2x_1x_0$  tal que  $|X_{10}| < 1.0$ ;  $x_0$  é o bit de sinal. A definição do C2 para fracções é

$$-X = x_0 \cdot 2^0 + x_1 \cdot 2^{-1} + \dots + x_{n-2} \cdot 2^{-(n-2)} + x_{n-1} \cdot 2^{-(n-1)} \pmod{2}$$

Prove que  $-X = 2 - X$ .

1B

Escreva os códigos binários de 4 bits dos números decimais +5 e -3 nas formas seguintes: sinal-magnitude, complemento a 1, e complemento a 2. Utilizando os códigos C2, escreva também as representações octal e hexadecimal.

2 Conversão de códigos

Para construir um display de computador queremos apresentar o código hexadecimal de um bloco de 4 bits num display de "7 segmentos" (isto é utilizado muitas vezes). Desta maneira, é necessário converter o código binário de 4 bits  $(a, b, c, d)$  para a representação de 7 segmentos:

0 1 2 3 4 5 6 7 8 9 A B C D E F

2A

Qual é a função simplificada  $F(a, b, c, d)$  para o elemento horizontal do meio:



2B

Simplifique anda mais esta expressão utilizando um exclusive-OR.

2C

Poderão existir "logic hazards" na solução de 2B? Se sim, que "minterms" simples adicionais?

3 Contador binário com flipflops T

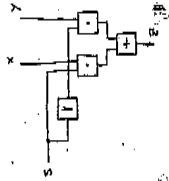
Um FF T (trigger) troca (inverte) as saídas  $Q$  e  $\bar{Q}$  em cada instante em que um flanco positivo aparece na sua entrada T.

3A

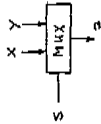
Com base num sinal de relógio periódico P, desenhe um contador binário decremental de 3 bits. Assuma que as 3 saídas  $Q_1, Q_2, Q_3$  estão todos a 1 no início (sequência de contagem 7, 6, 5, ..., 1, 0, 7, 6, ...). Determine as funções mais simples de entrada  $T_1, T_2, T_3$  e desenhe o circuito.

3B

O seguinte circuito chama-se um multiplexador:



- (a) Qual é a relação entre a saída Z e as entradas S, X, e Y?
- (b) Qual é a função da entrada S?
- (c) Complete o circuito para o contador decremental com 3 multiplexadores de modo a que uma entrada S comum permita seleccionar entre um contador decremental e um contador incremental. Não desenhe o circuito completo, mas utilize a representação simbólica.



SED: Sistemas digitais – test. 2 – 8 de Julho 94

Nome:

Curso:

1.A

Qual é a representação hexadecimal do código binário de 12 bits de 1194<sub>10</sub>? Coloque um círculo à volta de uma letra para responder à questão:

- A: AA2
- B: 455
- C: BAA
- D: 4AA
- E: 552
- F: B55

1B

Qual é a representação hexadecimal do código complemento para 2 binário de 12 bits de -1194<sub>10</sub>? Coloque um círculo:

- A: CAA
- B: BAA
- C: B56
- D: C55
- E: BAB
- F: B55

2A

Considere a função  $f(a, b, c, d) = \sum(0, 2, 3, 7, 8, 10, 11, 12)$ . Qual é a sua forma soma de produtos (SOP) mínima? Coloque um círculo:

- A:  $b\bar{d} + \bar{a}b\bar{c} + a\bar{c}\bar{d}$
- B:  $b\bar{d} + a\bar{b}c + \bar{a}c\bar{d}$
- C:  $b\bar{d} + \bar{a}b\bar{c} + a\bar{c}\bar{d}$
- D:  $\bar{b}\bar{d} + a\bar{b}c + \bar{a}b\bar{c}$
- E:  $b\bar{d} + a\bar{b}c + a\bar{c}\bar{d}$
- F:  $b\bar{d} + a\bar{b}\bar{c} + \bar{a}c\bar{d}$

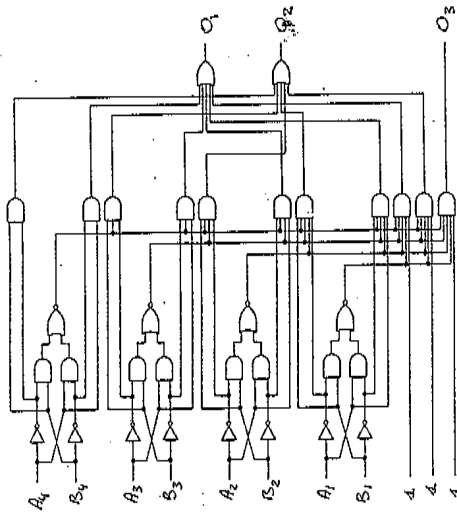
2B

Qual é a sua forma produto de somas (POS) mínima? Coloque um círculo:

- A:  $(b + d)(a + \bar{b} + \bar{c})(\bar{a} + c + d)$
- B:  $(b + d)(a + b + \bar{c})(\bar{a} + c + \bar{d})$
- C:  $(b + d)(\bar{a} + b + \bar{c})(\bar{a} + \bar{c} + \bar{d})$
- D:  $(c + \bar{d})(b + \bar{d})(a + \bar{b} + c)(\bar{a} + \bar{b} + \bar{c})$
- E:  $(c + \bar{d})(\bar{a} + \bar{b})(\bar{b} + \bar{c})$
- F:  $(b + d)(\bar{a} + \bar{b} + c)(\bar{a} + \bar{c} + d)$

3

Analisar o seguinte circuito (da esquerda para a direita estão os símbolos inversor, AND, NOR, AND, OR):



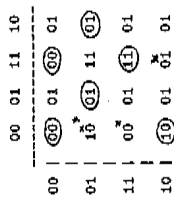
A seguir estão indicados 5 casos. Pretende-se saber qual dos casos torna as saídas  $O_1$ ,  $O_2$ , e  $O_3$  iguais a 1 ("high")? Coloque um círculo para cada saída:

- para  $O_1$ : 1:  $A \oplus B = 1$
  - 2:  $A \neq B$
  - 3:  $A = B$
  - 4:  $A > B$
  - 5:  $A < B$
- para  $O_2$ : 1:  $A \oplus B = 1$
  - 2:  $A \neq B$
  - 3:  $A = B$
  - 4:  $A > B$
  - 5:  $A < B$

4A

Quantas condições críticas existem no diagrama de estados seguinte? Coloque um círculo à volta do número:

0 1 2 3 4 5



4B

Elimine os estados equivalentes na seguinte tabela de estados. Quantos estados tem a tabela obtida (tabela de estados mínima)? Coloque um círculo:

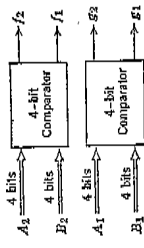
5 6 7 8 9 10

estado presente q <sup>r</sup>	entrada x				saída z
	0	1	2	3	
1	6	2	1	0	0
2	6	3	1	0	0
3	6	9	4	1	0
4	5	6	7	8	1
5	5	0	7	1	0
6	6	6	1	1	0
7	5	10	7	1	0
8	6	2	1	8	0
9	9	9	1	1	0
10	6	11	1	2	0
11	6	9	4	1	0

5

Considere dois comparadores de 4 bits. Pretende-se construir um comparador de 8 bits. Para tal, utiliza-se um para os bits mais significativos ( $A_2, B_2$ ) e um para os bits menos significativos ( $A_1, B_1$ ). As respectivas saídas, ( $z_2, z_1$ ) e ( $g_2, g_1$ ), estão codificadas como mostrado nas tabelas seguintes:

$z_2$	$z_1$	$g_2$	$g_1$
0	0	0	0
0	1	$A_2 > B_2$	0
1	1	$A_2 = B_2$	1
1	0	$A_2 < B_2$	1



A única coisa que é preciso fazer é um pequeno circuito que transforme ( $z_2, z_1, g_2, g_1$ ) em duas saídas ( $z_8, z_1$ ) cujo código de comparação seja o utilizado para as saídas  $f$  e  $g$ . Quais são as funções mínimas (mais simples) para  $z_8$  e  $z_1$ ? Coloque um círculo:

- para  $Z_1$ :
- A:  $g_2 + f_2 g_2$
  - B:  $f_2 + f_1 g_2$
  - C:  $f_1 + f_1 g_2$
  - D:  $g_2 + f_1 g_1$
  - E:  $f_2 + f_1 g_1$
- para  $Z_2$ :
- A:  $g_1 + f_2 g_1$
  - B:  $f_1 + f_2 g_2$
  - C:  $f_1 + f_1 g_2$
  - D:  $g_2 + f_1 g_1$
  - E:  $f_2 + f_1 g_1$

6

Um pequeno processador tem 20 bits de endereço A0-A19. Pretende-se utilizar chips de memória de 32K palavras. Quais os bits que deverão ser utilizados para descodificação a fim de se obter um bloco de memória de 00000-3FFFF hex? Coloque um círculo:

- A: A14, A15
- B: A15, A16
- C: A14, A15, A16
- D: A15, A16, A17
- E: A16, A17

SED: Sistemas digitais – exame de 15 Setembro 94

Nome:

Numero: Curso:

Cotação das Perguntas: 4,5 3,5 3,5

P	1A	1B	2	3	4A	4B	5A	5B
C	1	1	3	4	3	4	2	2

1A

Prove que  $ab + \bar{a}c + bc = ab + \bar{a}c$ . Não utilize um mapa de Karnaugh.

1B

Simplifique  $abc + \bar{a}bc + a\bar{b}c + a\bar{b}\bar{c}$ . Utilize só relações "exclusive-or".

2

Pretende-se realizar um circuito para converter um código Gray (miror/espelho) de 4 bits num código de "7 segmentos," com a finalidade de mostrar o número em hexadecimal:

0 1 2 3 4 5 6 7 8 9 a b c d e f



Os 4 bits são DCBA onde D é o bit mais significativo. Sobre o elemento horizontal do meio, responda as seguintes perguntas:

A: Qual é a sua função na forma-soma de produtos (SOP) mínima?

Solução:  $f_{sop}(D, C, B, A) =$

B: Qual é a sua função na forma produto de somas (POS) mínima?

Solução:  $f_{pos}(D, C, B, A) =$

C: Verifique que  $f_{pos} = f_{sop}$ :

3

Há códigos que permitem corrigir erros. Um destes baseia-se em adicionar um bit de paridade. Pretende-se ter um código de 4 bits e adicionar um quinto bit, o bit de paridade, que deve ser 1 se o número de 1's nos 4 bits é ímpar. Então, o paridade do código de 5 bits é sempre par.

A: Chame os 4 bits  $x_1, x_2, x_3, x_4$  e o bit de paridade  $z$ . Preencha o mapa de Karnaugh para  $z = f(x_1, x_2, x_3, x_4) = 1$ :

	$x_2, x_1$			
	00	01	11	10
$x_3, x_4$	00			
	01			
	11			
	10			

B: Quantas portas NAND são necessárias para uma realização SOP em 3 níveis? Utilize só NANDs com  $N$  entradas,  $N \geq 2$ . Apenas os  $x_i$  são disponíveis, não os  $\bar{x}_i$ .  
Solução:

C: A mesma pergunta que B, mas para um código de 8 bits em vez de 4 bits.  
Solução:

D: Desenhe um circuito de 3 níveis para um código de 8 bits, utilizando só portas "exclusive-or" com duas entradas.

4A

Desenhe um contador binário incremental de 8 estados com 3 flip-flops do tipo D. Os 3 bits são CBA onde C é o bit mais significativo. Assuma que as FFs têm uma entrada "clock," mas não entradas "preset" e "clear." Um sinal de relógio está ligado às 3 entradas "clock," e o estado no início é CBA=000.

A: De as funções na forma soma de produtos (SOP) mínima das entradas D.

Solução:

$$D_A =$$

$$D_B =$$

$$D_C =$$

B: Desenhe o circuito:

	$CBA$		
	000	001	010
$D$	000	1	0
	001	0	1
	010	1	0
	011	0	1

	$ABC$		
	000	001	010
$D$	000	1	0
	001	0	1
	010	1	0
	011	0	1

$$D_A = \bar{A} \cdot \bar{B} \cdot \bar{C}$$



SED: Sistemas digitais – 1º teste – 27 de Abril

Nome:

Número: Curso:

Cotação das perguntas:

1	2	3	4	5	6	7
2	1	2	2	4	5	4

1 Preencha os códigos binários de 8 bits dos números decimais +27 e -63 nas formas seguintes: sinal-amplitude, complemento p/1, e complemento p/2. Utilizando os códigos complemento p/2, preencha também as representações octal e hexadecimal.

decimal	sinal-amplit	compl p/1	compl p/2	octal	hexadec
+27					
-63					

2 Qual é o próximo valor, no código de Gray (espelho), de 11100?

Solução:

3 Faz as seguintes operações após ter feito as conversões para binário: (a)  $83_{10} - 52_{10}$ , (b)  $27_{10} \times 5_{10}$ .

4 Mostre que  $(a + b)(\bar{a} + c)(b + c) = (a + b)(\bar{a} + c)$ :

5 Desenhe um circuito para a função  $X \oplus Y$  utilizando só portas NOR e inversores (max 6 elementos):

6A Considere a função  $f(w, x, y, z) = \sum(5, 7, 8, 9, 10, 12, 13, 14, 15, 18, 21, 23, 24, 25, 26, 28, 29, 30, 31)$ . Qual é a sua forma soma de produtos mínima?

Solução:

6B Qual é a sua forma produto de somas mínima?

Solução:

7 Para a adição de dois números binários X e Y podemos utilizar o mesmo circuito para todos os bits. Esse circuito adiciona os bits xi e yi, junto com o carry ci-1 da soma dos bits i - 1. As saídas do circuito são a soma si e o carry ci. Desenhe o circuito simplificado, e comece com os mapas de Karnaugh para si e ci. Utilize só portas NAND e uma OR-EXCL.

SD: Sistemas digitais – Exame do 1º de Setembro 1995

Nome:

Curso:

Cotação das perguntas:

A1	A2	A3	A4	A5	B1	B2	B3	B4	B5
1	1	2	3	3	2	3	2	2	1

**P.F.º, escreva legível!**

Cálculo da classificação final:  $\max\{(T_1/2), A\} + B$ , com  $T_1$  o resultado da sequência,  $A$  primeira parte do exame, e  $B$  segunda parte.

**A1**

Qual a representação hexadecimal do código complemento para 2 binário de 12 bits de  $1194_{10}$ ?

Solução:

13

**A2**

Qual a representação hexadecimal do código complemento para 2 binário de 12 bits de  $-853_{10}$ ?

Solução:

**A3**

Mostra, no código binário, a divisão de  $0,359375$  por 2 e verifique o resultado.

Solução:

**A4**

Considere a função  $f(a, b, c, d) = \sum(0, 1, 2, 5, 8, 9, 10, 14)$ . Qual é a sua forma soma de produtos (SOP) mínima?

Solução:

Qual é a sua forma produto de somas (POS) mínima?

Solução:

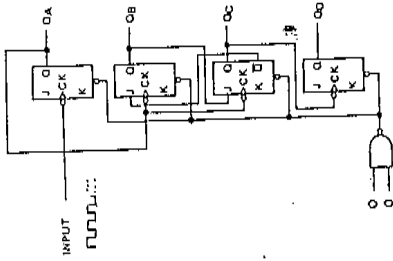
**A5**

Para a adição de dois números binários  $X$  e  $Y$  podemos utilizar o mesmo circuito para todos os bits. Este circuito adiciona os bits  $x_i$  e  $y_i$  junto com o carry  $c_{i-1}$  da soma dos bits  $i - 1$ . As saídas do circuito são a soma  $s_i$  e o carry  $c_i$ . Desenhe o circuito simplificado, e comece com os mapas de Karnaugh para  $s_i$  e  $c_i$ . Utilize só portas NAND e uma OR-EXCL.



**B1**  
 Analise o seguinte circuito com flip-flops JK, e preencha a tabela. Um FF JK reage a uma transição 1 → 0 na entrada CK (clock). Uma entrada desligada é 1.

Estado	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>
0	0	0	0	0
1				
2				
3				
4				
5				
6				
7				
8				
9				
10				
11				
12				



**B2**  
 A fim de realizar um relógio digital, precisamos um contador de segundos, minutos, e horas. Para os segundos e minutos podemos utilizar dois contadores "60", um para 10 (0..9) e o outro para 6 (0..5).

**B2a**  
 Desenhe o contador decimal utilizando FF's tipo T com entradas clock,  $\overline{preset}$ , e  $\overline{clear}$ . Utilize as entradas  $\overline{clear}$ !

**B2b**  
 Desenhe o contador 6 utilizando FF's tipo SR sem entradas clock,  $\overline{preset}$ , e  $\overline{clear}$ . Este contador conta cada vez que o sinal de relógio T vai de 0 para 1. Assuma que a direção do pulso T é muito breve. Dê também os mapas de Karnaugh para todas as entradas S e R.

**B3**  
 Pode detectar duas corridas críticas neste diagrama de estados? Desenhe-as com setas.

00	01	11	10
00	00	01	01
01	01	01	11
11	00	01	11
10	00	01	11

**B4** Quais são os estados equivalentes na seguinte tabela de estados?

Solução:

estado presente $q^r$	entrada $x$			
	0	1	2	3
1	6	2	1	0
2	6	3	1	0
3	6	9	4	1
4	5	6	7	8
5	5	9	7	1
6	6	6	1	0
7	5	10	7	1
8	6	2	1	8
9	9	9	1	1
10	6	6	5	1
11	6	9	4	8

**B5** Um computador tem só chips de memória de 32K bytes. O endereço do primeiro chip começa a 0000 hex. Qual o primeiro e qual o último endereço (em hex) do segundo chip?  
Solução:

Nome: \_\_\_\_\_  
 Número: \_\_\_\_\_ Curso: \_\_\_\_\_

**Cotação das perguntas:**

P	1	2	3	4	5	6	7	8
C	2	2	2	2	3	4	4	1

**1** Preencha os códigos binários de 8 bits dos números decimais +53 e -37 nas formas seguintes: sinal-amplitude, complemento p/1, e complemento p/2. Utilizando os códigos complemento p/2, preencha também as representações octal e hexadecimal.

decimal	sinal-amplit	compl p/1	compl p/2	octal	hex
+53					
-36					

**2** Prove que  $ab + \bar{a}c + bc = ab + \bar{a}c$ .  
 Não utilize tabelas de verdade ou mapas de Karnaugh.

4

Há códigos que permitem corrigir erros. Um destes baseia-se em adicionar um bit de paridade. Pretende-se ter um código de 4 bits e adicionar um quinto bit, o bit de paridade, que deve ser 1 se o número de 1's nos 4 bits é ímpar. Então, a paridade do código de 5 bits é sempre par.

A: Chame os 4 bits  $x_1, x_2, x_3, x_4$  e o bit de paridade  $x_5$ . Preencha o mapa de Karnaugh para  $z = f(x_1, x_2, x_3, x_4) = 1$ .

		$x_2, x_1$			
		00	01	11	10
$x_4, x_3$	00				
	01				
	11				
	10				

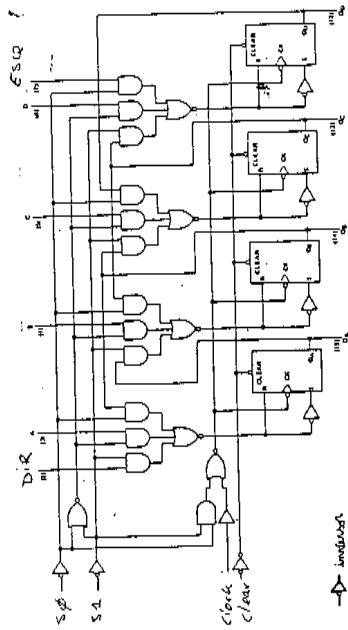
B: Quantas portas NAND são necessárias para uma realização SOP em 3 níveis? Utilize só NANDs com  $N$  entradas,  $N \geq 2$ . Apenas os  $x_i$  estão disponíveis, não os  $\bar{x}_i$ .  
 Solução:

C: A mesma pergunta que B, mas para um código de 8 bits em vez de 4 bits.  
 Solução:

D: Desenhe um circuito de 3 níveis para um código de 8 bits, utilizando só portas "exclusive-or" com duas entradas:

5

Análise o seguinte circuito:



As entradas A, B, C, D têm os seguintes valores: A=0, B=1, C=0, D=0. Preencha a tabela seguinte assumindo um sinal de relógio periódico. Além das entradas mencionadas, existem duas entradas com o nome DIR e ESQ. Quando apropriado, deve preencher a tabela com estes dois nomes.

Q <sub>3</sub>	Q <sub>2</sub>	Q <sub>1</sub>	Q <sub>0</sub>	S0	S1	CLEAR
0	0	0	0	0	0	0
				1	1	0
				1	1	0
				1	0	0
				1	1	0
				0	0	0
				1	1	0
				0	1	0
				0	1	1

3

6

Desenhe um circuito síncrono utilizando flip-flops do tipo D "positive edge-triggered" (um FF D reage a uma transição 0 → 1 na entrada clock) que forneça um sinal de saída Z, que é uma subdivisão da frequência de relógio CK, como é mostrado no diagrama temporal seguinte:



a) Qual a frequência do sinal de saída Z relativamente à frequência do relógio?

b) Obtenha a tabela de estados (na sua forma mais simples).

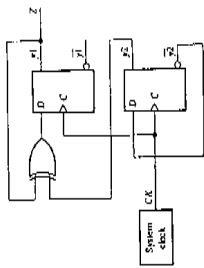
c) Obtenha as equações de entrada dos FF's e de saída utilizando mapas de Karnaugh. Utilize as atribuições de estado Y<sub>1</sub>Y<sub>2</sub> = 00 (estado a), 01 (estado b) e 10 (estado c). Obrigue todos os estados não utilizados a irem para o estado 00 (estado a).

d) Desenhe o circuito:

4

7

Analise a máquina de estados desta figura:



a) Obtenha as equações das entradas dos FF's  $D_1$  e  $D_2$ , e da saída:

b) Obtenha a tabela de estados:

c) Obtenha o diagrama de estados:

8

Um computador tem só chips de memória de 64K bytes. O endereço do primeiro chip começa a 00000 hex. Qual o primeiro e qual o último endereço (em hex) do terceiro chip?  
Solução:

SD/SED: 2º teste – 15 de Junho de 1996

Nome:

Curso:

Número:

1	2	3	4	5	6
4	3	3	3	4	3

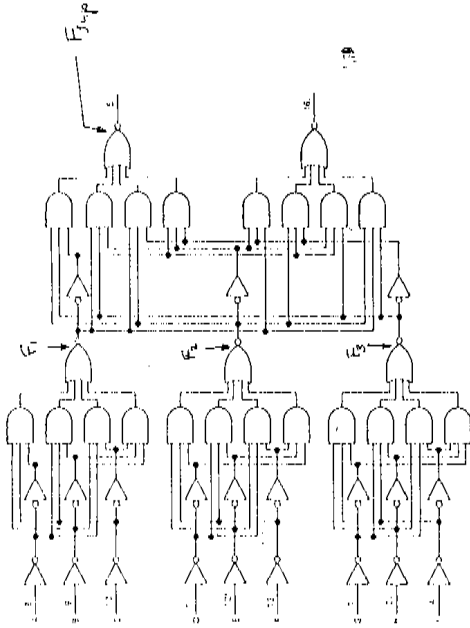
Colação das perguntas:

1. Pretende-se realizar um contador bitário *up/down* de 4 bits utilizando flip-flops do tipo D. Este contador tem duas entradas (clock e up/down) e 4 saídas (DCBA, onde D é o bit mais significativo). Faça os 8 mapas de Karnaugh com as simplificações para os sinais  $F_{A,up}$ ,  $F_{D,down}$ , etc., e deslente o circuito para os flip-flops A e B.

3. No caso de um codificador normal do tipo 4-para-2 apenas uma entrada das 4 pode assumir o valor 1. Pretende-se desenvolver um *priority encoder* onde mais entradas podem ser 1, mas o código de saída indica o bit 1 mais significativo. Chame as entradas 3, 2, 1, e 0 e seus significativos), e as saídas  $S_1$  e  $S_0$ . Faça a tabela de verdade, os mapas de Karnaugh, e deslente o circuito simplificado (não esqueça a saída "input active").

2. Pretende-se realizar um comparador de 4 bits. Este comparador tem como entradas dois números de 4 bits ( $A_3A_2A_1A_0$  e  $B_3B_2B_1B_0$ ) e uma saída F. F tem de ser igual a 1 se  $A > B$ , e 0 se  $A \leq B$ . Determine a função F (com uma explicação), e deslente o circuito. Utilize algumas portas XOR para simplificar o deslente.

4. Analise o circuito do clip 74LS280 e responda às perguntas:



• Qual a função  $F_1(A, B, C)$ ?  
Faça a tabela de verdade.

(Nota:  $F_1$  é o inversor da NOR)

• Qual a função  $F_{\text{maj}}(F_1, F_2, F_3)$ ?  
Faça a tabela de verdade.

(Nota:  $F_{\text{maj}}$  é o inversor da NOR)

• Que podemos observar se compararmos  $F_{\text{maj}}$  com  $F_1$ ?

• Que podemos observar se compararmos  $F_1, F_2$  e  $F_3$ ?

• Se substituirmos  $F_1, F_2$  e  $F_3$  em  $F_{\text{maj}}$  que podemos concluir se obtermos o número de 1's das entradas  $AB...C$ ?

• Deslente a aplicação deste clip na transmissão de 8 bits em paralelo (lado emissor e lado receptor).

5 Para um pequeno sistema microprocessador com dois dispositivos de entrada e saída (disp E/S) precisamos um controlador de bus. Este controlador tem 2 entradas BR1 e BR2 (BR = Bus Request), e 2 saídas BG1 e BG2 (BG = Bus Granted). Um dos cenários mais simples é:

- Um disp E/S vai pedir acesso no bus com um sinal BR=1, e o controlador vai responder com BG=1 se puder.
- Fisicamente é impossível que dois disp E/S peçam acesso exatamente ao mesmo tempo.
- O controlador tem a filosofia "first come first serve": se um disp E/S tem acesso, o outro também pode pedir acesso, mas tem de esperar até que o primeiro esteja pronto.

Análise o problema, desenhe o diagrama de estados, e faça a tabela de estados. Utilize os códigos 10 para BR1=1 e BR2=0 etc.

6 O pequeno sistema da pergunta 5 tem uma memória de 512K bytes e 20 bits de endereçamento. Esta memória consiste dos seguintes chips:

- 1 EPROM de 8K
  - 7 SRAM's de 8K
  - 7 SRAM's de 64K
- onde a EPROM começa no endereço 0.

- Qual o espaço de endereçamento da EPROM (em hexadecimal)?
- Qual o espaço de endereçamento da primeira SRAM de 8K?
- Qual o espaço de endereçamento da última SRAM de 8K?
- Qual o espaço de endereçamento da primeira SRAM de 64K?
- Qual o espaço de endereçamento da última SRAM de 64K?

- Desenhe o circuito para a descodificação de endereços utilizando dois circuitos LS138 em série (tem 3 entradas, 8 saídas *active low*, e uma entrada "enable" *active low*). Utilize o bit A19 para facilitar uma extensão até 1MB.

Nome:

Número:

Curso:

1	2	3	4	5	6	7
2	2	2	3	4	4	3

Cotação das perguntas:

1. Preencha os códigos binários de 12 bits dos números decimais +1111 e -1111 nas formas seguintes: sinal-amplitude, complemento p/ 1, e complemento p/ 2. Utilizando os códigos complemento p/ 2, preencha também as representações octal e hexadecimal.

decimal	sinal-amplitude	complem p/ 1	complem p/ 2	octal	hexadec
+1111					
-1111					

2. Simplifique algebricamente:  
 $x + xyz + yz\bar{x} + wx + w\bar{x} + \bar{z}y =$

3. Faça a simplificação da função  $F(a, b, c, d, e) = \sum m(1, 3, 9, 11, 12, 14, 17, 19, 23, 28, 30)$ , com a variável a mais significativa e a variável e menos significativa. Solução:

4. Dada a função  $F(A, B, C, D) = (AC + B)(CD + \bar{D})$ ,  
 a) dê a soma de produtos (SOP);

- b) dê os minitermos  $F(A, B, C, D) = \sum m(\dots)$

- c) dê os maxitermos  $F(A, B, C, D) = \prod M(\dots)$

- d) desenhe dois circuitos simplificados, utilizando só portas NAND para um, e só portas NOR para outro:

5. Pretende-se realizar um contador binário modulo 12 (0,1,...,11) utilizando flip-flops do tipo T. Este contador tem uma entrada de clock e 4 saídas DCBA, onde D é o bit mais significativo. Os FF's têm só uma entrada T, sensível aos flancos positivos. O estado inicial é de 0000. Faça os 4 mapas de Karnaugh com as simplificações para os sinais  $T_A, T_B, etc$ , e desenhe o circuito.

6. Pretende-se realizar um circuito para detectar numa linha série x a ocorrência dos códigos 000 e 111. A saída z do circuito tem de ser 1 ao momento do terceiro bit na série ser 0 ou 1, e tem de ser 0 em todos os outros casos. Pode assumir que há sempre séries de três bits entre 000 e 111, e que o circuito tem uma entrada reset R = 1 antes do início duma nova série de três bits.

Análise o problema, desenhe o diagrama de estados, e faça a tabela de estados.

7. Um pequeno sistema microprocessador tem uma memória de 1Mbyte em 8 bancadas de 128K, e usa só chips de 32K.

• Qual o acesso de endereçamento do 1º chip na 1ª bancada (em hex)?



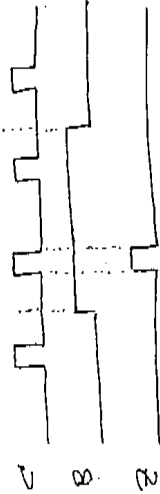
Sistemas Digitais - teste 2 - 7 de Junho 97

Cotação das perguntas:

1	2	3	4	5	6
4	2	2	4	4	4

- 1) Um somador de 3 bits tem entradas A e B, e saídas  $S = \{A_3, A_1, A_0 + B_2, B_1, B_0 = S_2, S_1, S_0\}$ . Qual a função  $S_j = f(A_i, B_j)$ , com  $i, j \in \{0, 1, 2\}$ , mais simples (SOP)?
- 2) Um professor não muito esperto vai realizar o seu relógio digital utilizando contadores modulo 10, modulo 6, e modulo 24. Para o contador modulo 24 ele utiliza 5 flip-flops do tipo T:  $T_1, T_2, T_3, T_4, T_{16}$ , com as saídas  $Q_1, Q_2, Q_3, Q_4, Q_5, Q_{16}$ . Qual a função  $T_{16} = f(Q_1, \dots, Q_{16})$  mais simples (SOP)?
- 3) A mesma pergunta como 2, mas com FF's do tipo D ( $D_{16} = \dots$ )
- X4: Um aluno esperto vai também realizar o seu relógio digital, mas utiliza contadores decimais com 4 saídas D,C,B,A (D = mais significativa) e 2 entradas: clock,  $\overline{PK}$  sensível aos flancos positivos, e clear (active-low).
  - 4a: Desenhe um contador para 60 minutos, utilizando dois destes contadores.
  - 4b: Desenhe um contador para 24 horas, utilizando dois destes contadores.
- 5) Temos um microprocessador com endereços de 24 bits (0-23). Vamos utilizar 8 chips EPROM de 64KB e 7 chips RAM de 1MB. A ideia era por os chips EPROM a partir do endereço zero, no primeiro espaço de 1MB, e depois por os chips RAM.
  - 5a: Qual o primeiro e qual o último endereço do terceiro chip EPROM?
  - 5b: Qual o espaço livre (prim e últ endereço)?
  - 5c: Qual o primeiro e qual o último endereço do terceiro chip RAM?
  - 5d: Desenhe o circuito da seleção dos chips utilizando pelo menos dois chips LS138 (descodificador 3 → 8).

6) Pretende-se realizar um circuito para gerar um pulso curto numa saída Z a partir de activar um botão B (ou tecla de um teclado). Existe um sinal periódico de relógio C. A ideia era:



Podem assumir que o sinal do botão B tem sempre uma duração muito superior do que a duração do pulso do sinal C, e que o sinal B tem sempre uma transição quando C é igual zero. Analize o problema, faça a tabela de estados simplificada, a atribuição sem corridas críticas, e desenhe o circuito sem utilizar flip-flops.

SD/SED - Recurso em 10 de Setembro 1997

Colação das perguntas:

P	1	2	3	4	5	6	7	8
C	2	2	3	2	2	3	3	3

1. Faça uma cópia da tabela na folha de teste e preencha os códigos binários de 12 bits dos números decimais +972 e -972 nas formas seguintes: sinal-amplitude, complemento p/ 1, e complemento p/ 2. Utilizando os códigos complemento p/ 2, preencha também as representações octais e hexadecimais.

decimal	sinal-amplit	compl p/ 1	compl p/ 2	octal	hex
+972					
-972					

2. Simplifique algebricamente a função  $abcd + bc\bar{d} + \bar{a}bc + \bar{a}bc + \bar{a}\bar{b}c$ .
3. Dada a função  $F = ac + \bar{a}bc + b\bar{c}\bar{d} + b\bar{c}d$ , dê a função mais simples (SOP ou POS) e o circuito em NANDs (SOP) ou NORs (POS).
4. Um contador binário módulo 26 (0,1,2,...,25,0,1,...) tem 5 flip-flops B, D, C, B, e A (E mais significativo) do tipo SR. Quais as funções  $S_D$  e  $R_D$ ?
5. A mesma pergunta utilizando FFs do tipo D ( $D_D = ?$ ).
6. A mesma pergunta utilizando FFs do tipo T ( $T_D = ?$ ).
7. Numa gaveta temos uma data de chips de memória, chips velhos mas ainda úteis. Capacidade: 16 KBytes cada um. Utilizando 5 decodificadores LS138, explique a organização de uma memória de 512 KBytes. Desenhe o circuito de seleção de chips, e dê o espaço de endereçamento (em hexadecimal) do primeiro chip e do último chip. Um chip LS138 tem 3 entradas, 8 saídas active low e 3 entradas "enable" (2 active high, 1 active low).

8. Uma porta automática (tipo Pingo Doce na EN125) tem dois sensores ultrasom, um em cada lado, e uma fechadura electrónica com uma chave para activar a porta. A porta, uma vez activada, abre-se 15 segundos cada vez que uma pessoa aproxima-se. Assumindo um temporizador de 15 segundos, e assumindo uma fechadura com três posições (fechada, activada, aberta), e um sistema mecânico da porta com só uma entrada (zero p/ fechar, um p/ abrir), desenhe o circuito de controlo com uma especificação completa de todos os sinais. Qual o tipo de temporizador? Pode desenhar este temporizador? Cuidade, aqui há coísa!

SED: Sistemas digitais - teste 1 - 18 de Abril 1998

1. Escreva os códigos binários de 12 bits dos números decimais +1427 e -1427 nas formas seguintes: sinal-magnitude, complemento p/ 1, e complemento p/ 2. Utilizando os códigos C p/ 2, escreva também as representações octais e hexadecimais.
2. Faça a adição de 647 e 524 no código BCD.
3. Faça a multiplicação binária de  $11_{10} \times 341_{10}$ .
4. Simplifique algebricamente a função  $f(a, b, c, d) = \bar{a}bc + \bar{a}bc + \bar{d}ca + \bar{d}ca + \bar{d}ca$ .
5. Simplifique a função  $f(x_1, \dots, x_6) = \sum 5, 7, 9, 12, 16, 23, 24, 26, 29, 3, 10, 13, 18, 25, 28$ .
6. Dada a função  $f(a, b, c, d, e) = \bar{a}\bar{b} + \bar{c}ba + e\bar{c}a + e\bar{c}a$ , faça a simplificação para obter a realização mais simples, SOP ou POS.
7. Um comparador tem 5 entradas e uma saída. Quatro entradas são dois números  $A = a_4a_3a_2a_1$  e  $B = b_4b_3b_2b_1$ . A outra entrada  $x$  é um sinal de controlo. Quando  $x = 0$ , a saída  $z = 1$  se  $A < B$  e  $z = 0$  se  $A > B$ . Quando  $x = 1$ , a saída  $z = 1$  se  $A > B$ ;  $z = 0$  se  $A < B$ . A combinação  $A = B$  é impossível. Qual a função  $z$  simplificada? Desenhe o circuito SOP e converte o circuito para portas NAND.
8. Um comparador de dois números na forma SOP tem três níveis: inversores, portas AND, e uma porta OR. Um comparador de dois números de dois bits cada um necessita 9 elementos: 4 inversores, 4 AND e 1 OR. Qual o número de elementos para realizar um comparador de 2 números de 6 bits? Não esqueça de mostrar o raciocínio!
9. Desenhe um contador binário decremental mod 10 (9, 8, ..., 1, 0, 9, etc) utilizando FFs do tipo SR com entrada clock. Chame os FFs S421.
10. Boa sorte !!!

Sistemas Digitais – teste 2 – 20 de Junho 98

1: Um técnico tem uma urgência: tem de trocar um contador binário mod 10 avariado. O "clock" de FFs sendo esgotado, encontra na sua gaveta: um chip com 4 FFs tipo T, mas 3 destes já não funcionam; um chip com 4 FFs tipo D, mas só um funciona; um chip com 2 FFs tipo SR que funcionam. Acontece....

Desenhe o contador, chamando os FFs DCBA (A sendo o bit menos significativo), utilizando o FF T para A, o FF D para B, e os FFs SR para C e D.

2: O meu forno na cozinha tem um temporizador programável e um visor 7-seg para segundos e minutos. Para programação do tempo tem um botão para activar os contadores e um outro botão que podemos virar p/ direita: este botão faz "clicks" e serve para criar um sinal com flanco; cada "click" gera um flanco positivo. Funciona da seguinte maneira:

até 1 minuto: cada click aumenta o contador com 1 segundo, entre 1 minuto e 10 minutos: cada click aumenta o contador com 10 segundos, entre 10 minutos e uma hora: cada click aumenta o contador com 1 minuto.

O temporizador vai até uma hora e depois da programação tem de digitar outro botão para activá-lo (contador decremental até 00:00).

(a) Desenhe um contador decimal com FFs T e uma entrada C: C=0 quer digitar que é um contador incremental, C=1 decremental.

(b) Desenhe o temporizador, mas apenas a parte do circuito necessário para programação.

3: Temos um microprocessador com endereços de 24 bits (0-23). A partir do endereço zero, vamos utilizar 2 chips EPROM de 64KB, 7 chips RAM de 128 KB, e 3 chips RAM de 1MB.

a: Qual o primeiro e qual o último endereço do segundo chip EPROM?

b: Qual o prim e qual o últ end do segundo chip RAM de 128KB?

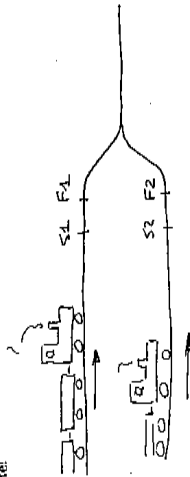
c: Qual o prim e qual o últ end do segundo chip RAM de 1MB?

d: Desenhe o circuito da selecção dos chips utilizando pelo menos dois chips LS138 (descodificador 3 → 8).

4: Numa linha ferroviária temos dois sensores S1 e S2, e temos dois semáforos F1 e F2; ver o desenho. Depois de chegar um comboio, o semáforo na linha dele troca de vermelho p/ verde. Enquanto este comboio está a passar, um comboio na outra linha tem de esperar.

Faça o diagrama de estados, a tabela de estados, e a tabela simplificada.

Boa sorte!



Sistemas Digitais – exame – 10 de Julho 1998

Notação das perguntas: cada uma vale 3

1: Faça uma tabela dos números +1485 e -1485 nos formatos SM, compi p/ 1 e compi p/ 2, em 12 bits. Dos códigos compi p/ 2, dê também os códigos octais e hexadecimal. Sinalize o bit de sinal.

2: Simplifique algebricamente a função  $f(x_4, x_3, x_2) = \sum m(9, 11, 12, 14, 18, 21, 25, 27, 28, 2, 3, 8, 10, 22, 24, 26)$ , sendo  $x_4$  a variável mais significativa.

3: No desenho de um contador assíncrono binário mod 32 chamamos os FFs 16,8,4,2,1. Utilizando FFs do tipo SR, quais as funções S e R dos FFs 2 e 16? Os FFs têm entrada clock.

4: O meu forno na cozinha tem um temporizador programável e um visor 7-seg para segundos e minutos. Para programação do tempo tem um botão para activar os contadores e um outro botão que podemos virar p/ direita: este botão faz "clicks" e serve para criar um sinal com flanco; cada "click" gera um flanco positivo. Funciona da seguinte maneira:

até 1 minuto: cada click aumenta o contador com 1 segundo, entre 1 minuto e 10 minutos: cada click aumenta o contador com 10 segundos, entre 10 minutos e uma hora: cada click aumenta o contador com 1 minuto.

O temporizador vai até uma hora e depois da programação tem de digitar outro botão para activá-lo (contador decremental até 00:00).

(a) Desenhe um contador decimal com FFs T e uma entrada C: C=0 quer digitar que é um contador incremental, C=1 decremental.

(b) Desenhe o temporizador, mas apenas a parte do circuito necessário para programação.

3: Temos um microprocessador com endereços de 24 bits (0-23). A partir do endereço zero, vamos utilizar 2 chips EPROM de 64KB, 7 chips RAM de 128 KB, e 3 chips RAM de 1MB.

a: Qual o primeiro e qual o último endereço do segundo chip EPROM?

b: Qual o prim e qual o últ end do segundo chip RAM de 128KB?

c: Qual o prim e qual o últ end do segundo chip RAM de 1MB?

d: Desenhe o circuito da selecção dos chips utilizando pelo menos dois chips LS138 (descodificador 3 → 8).

4: Numa linha ferroviária temos dois sensores S1 e S2, e temos dois semáforos F1 e F2; ver o desenho. Depois de chegar um comboio, o semáforo na linha dele troca de vermelho p/ verde. Enquanto este comboio está a passar, um comboio na outra linha tem de esperar.

Faça o diagrama de estados, a tabela de estados, e a tabela simplificada.

Boa sorte!

**Sistemas Digitais – melhoria/recurso – 17 de Setembro 1998**

Cotação das perguntas: cada uma vale 3, a última vale 2.

**1:** Faça uma tabela dos números +1385 e -1385 nos formatos SM, compl p/ 1 e compl p/ 2, em 12 bits. Dos códigos compl p/ 2, dê também os códigos octais e hexadecimais.

**2:** Simplifique *algebricamente* a função  $\bar{d}\bar{c}a + c\bar{b}\bar{a} + \bar{d}c\bar{b}a + d\bar{c}\bar{b}a + d\bar{c}ba + dc\bar{b}a$ .

**3:** Simplifique a função  $f(x_4 \dots x_0) = \sum 4, 12, 15, 19, 21, 24, 29, 30, \underline{5}, \underline{8}, 11, \underline{13}, \underline{20}, \underline{22}, \underline{27}, \underline{28}$ , sendo  $x_4$  a variável mais significativa.

**4:** No desenho de um contador síncrono binário mod 32 chamamos os FFs 16,8,4,2,1. Utilizando FFs do tipo SR, quais as funções S e R dos FFs 4 e 8? Os FFs têm entrada clock.

**5:** No desenho de um contador síncrono binário mod 16 chamamos os FFs 8,4,2,1. Utilizando FFs do tipo D, quais as funções D dos FFs 2 e 4? Os FFs têm entrada clock.

**6:** Um circuito para comparar dois números binários positivos sem bit de sinal tem entradas  $A_1A_0$  e  $B_1B_0$ . Tem três saídas  $Z_i$ :

$$Z_1 = 1 \text{ se } A > B$$

$$Z_2 = 1 \text{ se } A = B$$

$$Z_3 = 1 \text{ se } A \leq B$$

Quais as funções SOP simplificadas para determinar as saídas  $Z_i$ ?

**7:** Um carro tem duas portas e uma lâmpada no tecto. As portas têm detectores com saídas  $P_1$  e  $P_2$ ;  $P_i = 1$  c/ a porta fechada (0 c/ aberta). Ao lado da lâmpada há um interruptor com saída  $F$ ;  $F = 0$  significa que a lâmpada vai ser acesa quando pelo menos uma porta está aberta.  $F = 1$  significa que a lâmpada está acesa independentemente das portas. Desenhe o circuito mais simples (SOP ou POS) com uma saída  $L$ :  $L = 1$  signifique que lâmpada está acesa.

Boa sorte!