

# MICROELECTRÓNICA

## Exercício 7 - PORTAS CMOS EM LÓGICA DINÂMICA

1. Desenhe um NAND de 3 entradas em lógica dinâmica obedecendo ao seguinte critério:  $t_{pLH} = t_{pHL}$ .

Considere as dimensões do transistor elementar  $W = 6 \mu\text{m}$  e  $L = 2 \mu\text{m}$ .

- Simule o circuito em SPICE com uma frequência de relógio  $f_{ck} = 100 \text{ MHz}$ . Verifique o funcionamento correcto do circuito (resposta transiente).
- Encontre a frequência de relógio para a qual o circuito deixa de funcionar
- Faça o layout em LASI seguindo de perto o layout sugerido na figura

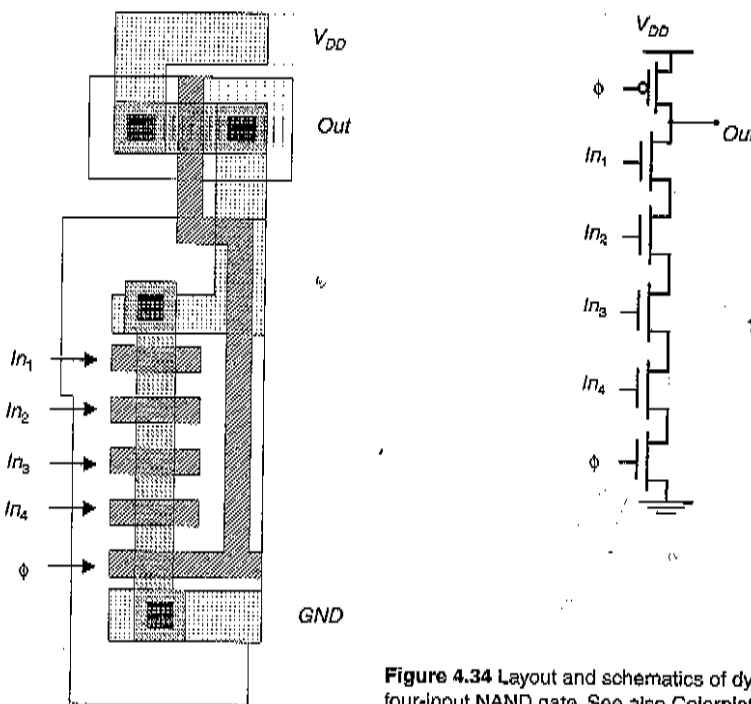


Figure 4.34 Layout and schematics of dynamic four-input NAND gate. See also Colorplate 10.

2. Implemente o seguinte circuito em lógica dinâmica

- do tipo C<sup>2</sup>MOS
- do tipo DOMINO

